



Conmutación en inversores resonantes paralelos para altas frecuencias

Alain Amador

Recibido: octubre del 2005

Aprobado: diciembre del 2005

Resumen / Abstract

Se presenta un análisis de los inversores resonantes paralelos y especialmente de sus procesos de conmutación en diferentes modos de trabajo (inductivo, capacitivo y en fase). Se considera primeramente el comportamiento ideal y real de sus componentes semiconductores y se excluyen los componentes parásitos. Se analiza, a cuál de estos modos corresponde el método idóneo de disparo. Posteriormente se considera el caso donde el valor de las inductancias parásitas del circuito no es despreciable, analizándose por qué no son recomendables las estrategias de conmutación tradicionales para estas condiciones. Se verifica la estrategia de cálculo para el disparo adecuado de los transistores, que asegura el funcionamiento del circuito inversor en modo óptimo de conmutación para cualquier modo de trabajo. Se realizan varias simulaciones mediante el software ORCAD, que corroboran la validez de los resultados. Palabras clave: inversor resonante paralelo, estrategias de conmutación, conmutación óptima

An analysis of the conmutation processes in different modes of operation (inductive, capacitive and resistive) of the parallel-resonant inverters is presented in this paper. First the ideal and real behaviours of its semiconductor components are considered and the idle components are excluded. Also the modes of operation corresponding to the proper MOSFET transistors trigger angle are analyzed. Second, the case in which the value of idle inductances of the circuit cannot be neglectable is considered, analysing also why are not commendable in this conditions the common conmutation strategies. A calculation strategy for proper moment of the transistors' triggering which provides a sure operation in any working instant of the inverter circuit in optimum conmutation mode is verified.

Several simulations that confirms the results validity using ORCAD software, are performed.

Key words: parallel-resonant invertir, conmutation strategies, optimum conmutation

INTRODUCCIÓN

Un análisis adecuado de los diferentes modos de conmutación de los inversores resonantes paralelos operando con componentes reales y con inductancias parásitas, permite garantizar la fiabilidad del mismo trabajando a altas frecuencias.

El objetivo del presente trabajo es verificar la estrategia adecuada de disparo para los transistores, mediante la cual sea posible realizar su conmutación óptima

para cualquier modo de operación, de forma tal, que se garantice la fiabilidad y eficiencia del inversor.

DESARROLLO

El circuito inversor paralelo utilizado para cargas resonantes es el monofásico puente de onda completa alimentado por corriente.^{1,2} Los conmutadores tendrán sus conmutaciones inherentes o controladas en función del modo de trabajo del inversor.

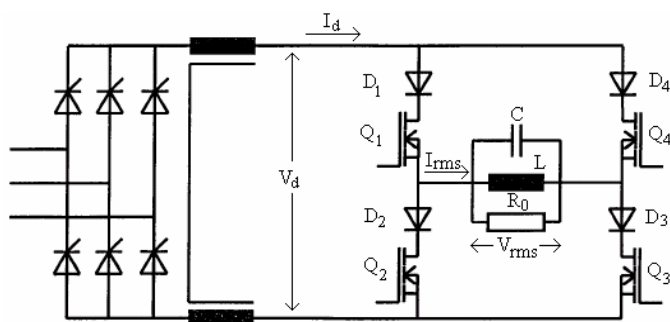
En el caso ideal, la forma de onda de la corriente que atraviesa la carga es cuadrada y, para factores Q suficientemente altos, el voltaje es sinusoidal. El ángulo de fase entre estas dos señales es cero, si la frecuencia de conmutación del inversor es exactamente la de resonancia del circuito de carga. Si no es así, se dan los casos que a continuación se describen.

Cuando la fase de la impedancia del circuito resonante paralelo es positiva, el comportamiento del circuito es inductivo y el voltaje está adelantado respecto a la corriente. Esto ocurre cuando la frecuencia de conmutación es menor que la de resonancia. En estas condiciones se dice que las conmutaciones corresponden al modo inductivo. En caso contrario, la fase es negativa y el voltaje está retrasado respecto a la corriente y por tanto, el comportamiento del circuito es capacitivo. Para este caso la frecuencia es superior a la de resonancia y se dice que las conmutaciones son en modo capacitivo.

El diagrama elegido para el generador resonante paralelo es el que se muestra en la figura 1.

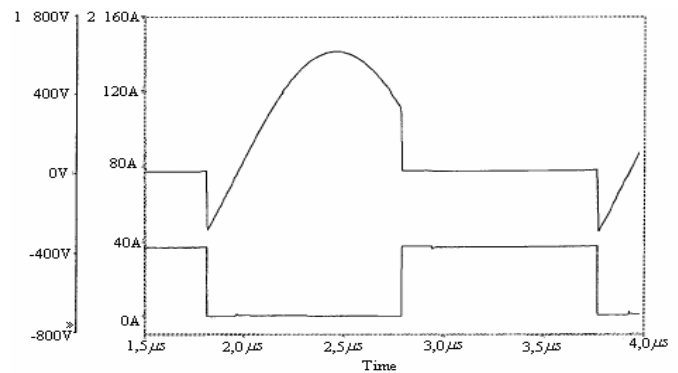
En las figuras 2, 3 y 4 se muestran los resultados de las simulaciones correspondientes a los modos de conmutación capacitivo, inductivo y en fase, en los que se considera un comportamiento de los componentes muy próximo al caso ideal. Las formas de ondas mostradas corresponden a la corriente y al voltaje de uno de los conmutadores del inversor, capaz de entregar a la carga resonante paralela una potencia nominal de 12,5 kW.

La amplitud del voltaje de salida es de 425 Vrms, que corresponde aproximadamente con un voltaje pico de 600 V, y la corriente continua de alimentación es de 37,5 A.



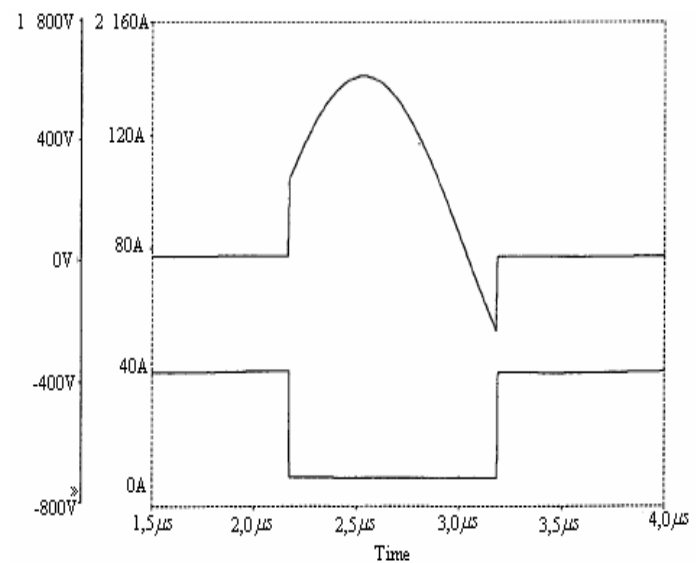
Generador resonante paralelo.

1



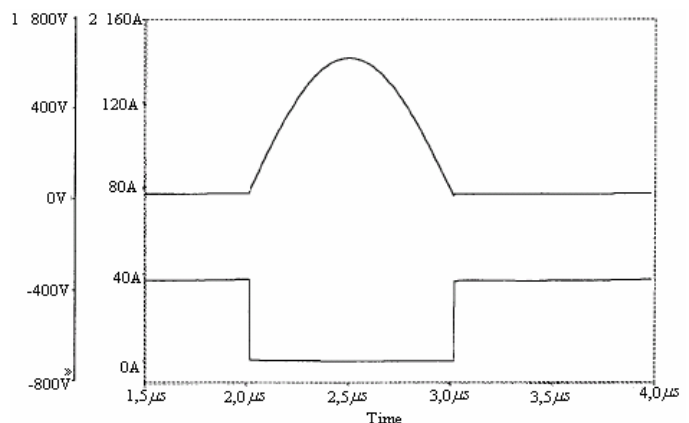
Voltaje y corriente de un conmutador ideal trabajando en modo capacitivo.

2



Voltaje y corriente de un conmutador ideal trabajando en modo inductivo.

3



Voltaje y corriente de un conmutador ideal trabajando en fase.

4

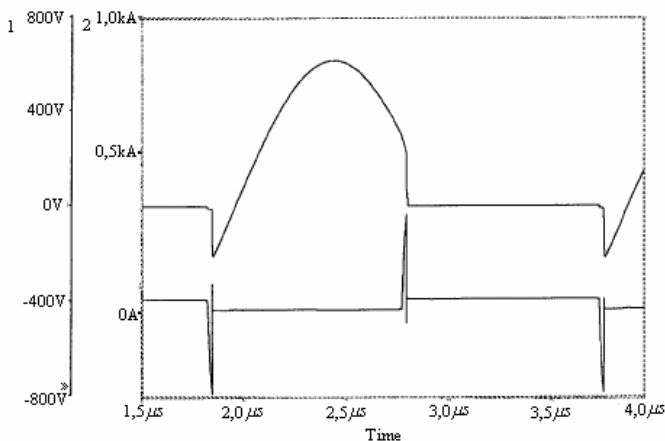
El circuito resonante está diseñado para una frecuencia de resonancia de 500 kHz y un factor Q de 20, con lo cual, el valor correspondiente del inductor es de 230 nH, el del capacitor 440 nF y el de la resistencia equivalente en serie con el inductor 35 m Ω .

La forma de onda superior, que corresponde al eje vertical 1, es el voltaje del conmutador. El voltaje negativo es el que bloquea el diodo y el positivo el que bloquea el transistor. El semiciclo de voltaje cero corresponde a la conducción del conmutador. La corriente que lo atraviesa se representa en la forma de onda inferior y su eje es el 2.

El análisis que se realizará posteriormente tendrá en cuenta el comportamiento real de los componentes de potencia: transistores y diodos, y considerando las pérdidas de conmutación y la inclusión, cuando sean necesarias, de redes de ayuda a la conmutación. Además, se seguirán considerando despreciables las inductancias de conexión del inversor entre sus propios componentes y con la carga.

Para el caso de la conmutación en modo capacitivo, se puede resumir que para los transistores hay pérdidas en conducción y para los diodos hay proceso de corte con corriente de recuperación inversa. Las conmutaciones de corte de los transistores y la de conducción de los diodos se realizan sin pérdidas.

En la figura 5 se recogen las simulaciones correspondientes a este modo de conmutación usando los modelos de los diodos y transistores que se utilizarían en un diseño real. Se puede apreciar que existen importantes pérdidas de conmutación a conducción y elevadas corrientes de recuperación inversa de los diodos.

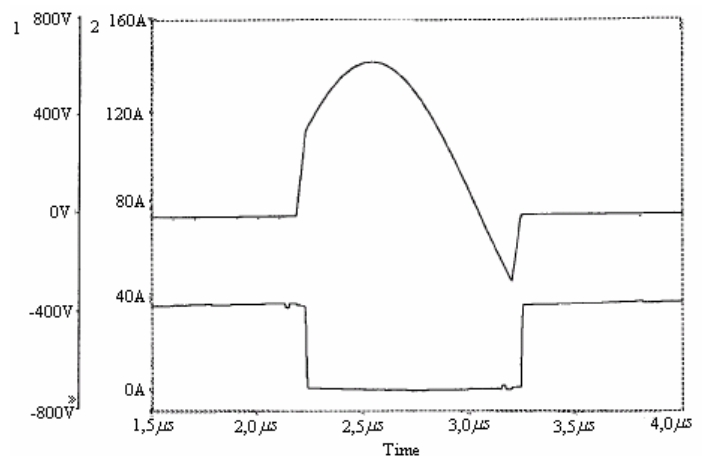


Voltaje y corriente de un conmutador real trabajando en modo capacitivo.

5

Asimismo, se observa que existe un pico de corriente negativa coincidente con el corte de la corriente por el conmutador y esto es debido a la corriente de recuperación inversa del diodo serie de este mismo conmutador al pasar a corte de un modo forzado. El pico positivo que se produce durante la conmutación a conducción también es debido al fenómeno de recuperación inversa, esta vez en el diodo correspondiente a otro conmutador del circuito de conmutación del inversor. La amplitud y duración de esta corriente depende de diversos factores. Crece más cuanto mayor sea la corriente de conducción previa al proceso de corte forzado y cuanto mayor sea su pendiente de caída. Sin embargo, uno de los factores más importantes a la hora de evaluar esta corriente es la velocidad de conmutación a corte del diodo, que viene dada por el tiempo de recuperación inversa. Por tanto, para minimizar este fenómeno se han de elegir diodos muy rápidos, del orden de los 50 ns. Para el modo de conmutación inductivo se puede resumir que para los transistores hay pérdidas en corte y para los diodos hay pérdidas a conducción. Las conmutaciones de conducción de los transistores y la de corte de los diodos se realizan sin pérdidas ni corrientes de recuperación inversa, con lo que no se hace necesario instalar diodos especialmente rápidos.

En la figura 6 se muestra la simulación correspondiente al modo de conmutación inductivo usando los modelos de los diodos y transistores que se utilizarían en un diseño real. Se puede apreciar que existen importantes pérdidas de conmutación en corte y que no hay recuperación inversa de los diodos.



Voltaje y corriente de un conmutador real trabajando en modo inductivo.

6

Debido al proceso de recuperación inversa de los diodos presentes en el modo de conmutación capacitivo para cualquier valor del ángulo de fase, solo será aceptado como válido el modo de conmutación inductivo con fase reducida como aproximación al modo de conmutación en fase cuando se consideran semiconductores reales.

Las redes de ayuda a la conmutación se pueden utilizar para reducir las pérdidas en los procesos de conmutación de los conmutadores del inversor. Para el modo de conmutación inductivo en el cual solo hay pérdidas de conmutación en conducción, no es necesario implementar redes de ayuda, siempre y cuando no se tengan en cuenta las inductancias del circuito. Sin embargo, cuando estas inductancias existen, aparecerán importantes sobrevoltajes y pérdidas debidas al corte forzado de la corriente del conmutador. La red de ayuda de conmutación a corte más adecuada en este caso es el circuito RC conectado en los extremos del conmutador, optimizando la conexión de la red y de los propios componentes del conmutador con el objetivo de reducir la inductancia parásita.

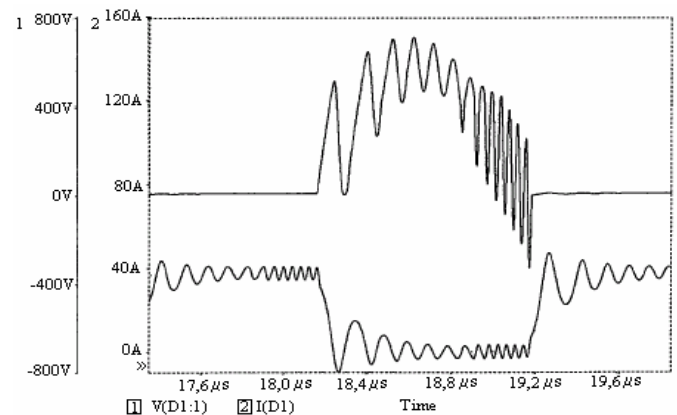
En el modo de conmutación capacitivo lo que hay que minimizar son las pérdidas de conmutación en conducción, sobre todo las debidas al fenómeno de recuperación inversa de los diodos. Para ello, la red de ayuda de conmutación en conducción adecuada es una inductancia en serie con el conmutador que limite la pendiente de cambio de la corriente durante la conmutación y, consecuentemente, reduzca la corriente inversa y las pérdidas.

A continuación se presentará el análisis del comportamiento del inversor para los diferentes modos de operación estudiados anteriormente, pero esta vez considerando las impedancias de los componentes parásitos, en especial las inductancias, que aparecen debidas a las conexiones de los distintos elementos del circuito.

En un diseño real existen tres grupos de inductancias: la de los módulos, la de las conexiones entre módulos y la de las conexiones a la carga.³

En las siguientes simulaciones (figura 7), se muestra el efecto de la inductancia parásita sobre el mismo circuito de las simulaciones anteriores.

Del análisis de la simulación anterior, se deduce la necesidad de conectar una red de ayuda a la conmutación a corte, que limite el sobrevoltaje inicial y amortigüe suficientemente la posterior oscilación.⁴

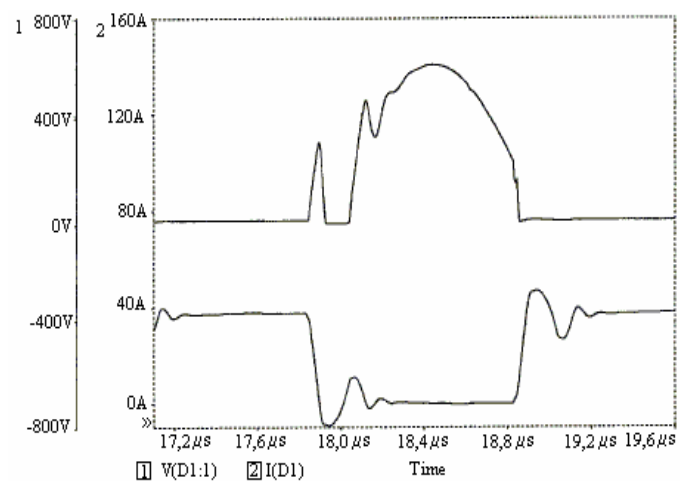


Voltaje y corriente de un conmutador trabajando en modo inductivo con inductancias parásitas y prácticamente en fase.

7

Asimismo, se analizará el comportamiento del inversor conmutando en modo capacitivo, incluyendo componentes parásitos y las mismas redes RC utilizadas hasta ahora. En estas condiciones los disparos se realizan a una frecuencia superior a la de resonancia, manteniendo una determinada fase negativa entre el voltaje y la corriente de salida.

En la figura 8 se muestra el resultado de la simulación de la conmutación en modo capacitivo del inversor. Se ha incluido la misma inductancia parásita y los mismos valores de la red RC que se consideraron en las dos simulaciones anteriores.



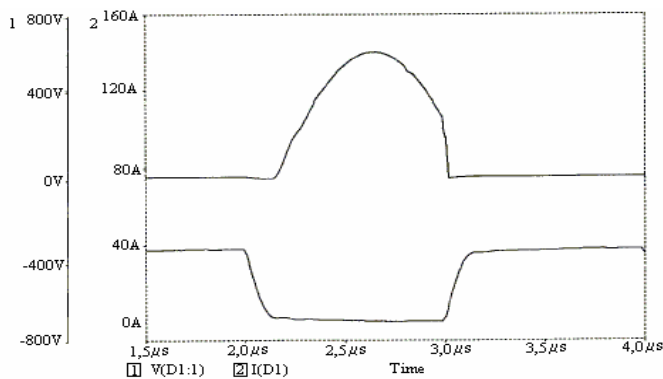
Voltaje y corriente de un conmutador trabajando en modo capacitivo, con un gran ángulo de fase, considerando la inductancia parásita y la red RC.

8

Se pueden observar los sobrevoltajes y las sobrecorrientes que se producen en la recuperación inversa de los diodos durante la conmutación a corte. Para evitar estos problemas se puede hacer trabajar al inversor en modo de conmutación óptimo, con el que se consigue minimizar las pérdidas y el contenido armónico. Este caso corresponde a la condición de $\beta = \beta_0$ y $\gamma = 0$.

En la figura 9 se muestra la simulación, donde se han obtenido las formas de onda correspondientes al circuito inversor con los mismos valores de voltaje y de corriente, condiciones de carga e inductancia parásita utilizados hasta el momento.

Como se puede apreciar, la corriente alcanza suavemente sus valores correspondientes a los estados de corte y de conducción sin ningún cambio brusco, con lo que no aparecen oscilaciones en la forma de onda del voltaje. Las pérdidas y el contenido armónico son mínimos.



Voltaje y corriente de un conmutador trabajando en condiciones de conmutación óptima.

9

CONCLUSIONES

En este trabajo se ha realizado el estudio de los modos de conmutación posibles en un inversor con carga resonante paralelo, considerando, se puede decir, que el modo de conmutación óptimo para inversores resonantes paralelo, en los que no se tienen en cuenta los componentes parásitos, es el inductivo, donde la conmutación del transistor a conducción se hace en condiciones ZVS y la de corte del diodo en condiciones ZCS.

En la conmutación, considerando componentes parásitos, se observó que las estrategias de conmutación tradicionales, tanto en modo inductivo como capacitivo, hacen imposible el funcionamiento

del inversor con inductancias parásitas a altas frecuencias debido al elevado contenido de armónicos de las señales y a la presencia de importantes sobrevoltajes producidos en las conmutaciones críticas del transistor o de los diodos.

Estos problemas se resuelven haciendo trabajar al inversor en modo de conmutación óptimo, con el que se consigue minimizar las pérdidas y el contenido armónico. Se verificó una estrategia con la que es posible disparar a los transistores adecuadamente. Esto permitiría, diseñar un circuito de control que asegure el funcionamiento del circuito inversor en modo de conmutación óptima para cualquier condición.

REFERENCIAS

1. Dede, E.J.,; et al.: *Switching Modes and Short-Circuit Considerations in Very High Frequency, Very High Power Resonant Inverters for Induction Heating Applications*, Power Conversion Conference-Nagaoka-Japan, August, 1997.
2. Espí. J.M. y otros: *Inversores resonantes alimentados por voltaje para aplicaciones de calentamiento inductivo: SRI vs L-LC*, SAAEI'97, Vol.2, Valencia, septiembre, 1997.
3. Apeldoorn, O. and B. Alvsten: *Using PSPICE for Power Electronics Simulations*, Tutorial 3, PEM'96 Budapest, Hungary, September, 1996.
4. Cheron, Y.: *Soft Commutation*, Chapman & Hall, 1992.

AUTOR

Alain Amador León

Ingeniero Electricista, Máster en Ingeniería Eléctrica, Instructor, Departamento de Electroenergética, Facultad de Ingeniería Eléctrica, Universidad Central de Las Villas, Marta Abreu, Villa Clara, Cuba
e-mail: amador@uclv.edu.cu